

DOI: 10.19650/j.cnki.cjsi.J2614941

基于 ADAM 失配校正的 40 GSPS 宽带采集系统设计*

陈艾军¹, 杨扩军¹, 李承阳¹, 胡亚东², 叶 芃²

(1. 电子科技大学自动化工程学院 成都 611731; 2. 电子科技大学(深圳)高等研究院 深圳 518110)

摘 要:针对现代电子战与通信信号呈现出的宽频带、强瞬态及高动态范围等复杂特征对数据采集系统提出的严苛挑战,设计并实现了一种采样率 40 GSPS、带宽 18 GHz 的宽带高速数据采集系统。同时为解决超高速时间交替模数转换器(TI-ADC)因多核并行交织架构引入的通道间偏置、增益以及时钟相位等非一致性失配问题,提出了一种基于自适应矩估计(ADAM)优化器的误差校正方法。该方法引入 ADAM 算法的一阶矩估计与二阶矩自适应调整机制以动态调整更新步长。此机制有效克服了传统固定步长算法在应对复杂非平稳误差时易出现梯度消失或陷入局部最优的局限性,从而实现校正参数的自适应快速收敛与高精度寻优。硬件验证平台的实测结果表明:在直流(DC)到 18 GHz 全奈奎斯特工作带宽内,校正后系统的信噪比(SNR)提升 20.0~23.7 dB,无杂散动态范围(SFDR)提升 16.4~22.0 dBc。相较于传统最小均方(LMS)算法,该方法有效抑制了系统在复杂非线性误差影响下易产生的周期性震荡现象,将收敛迭代次数缩减至 66 次以内,并将稳态残差控制在 0.472~0.491 的极低水平。结果表明,所提宽带高速系统与校正方法能够兼顾收敛速度、稳态校正精度和宽带动态性能提升,为复杂环境下的宽带信号高精度实时采集提供了一种有效实现方案。

关键词: 高速数据采集系统; TI-ADC; 失配校正; ADAM 优化。

中图分类号: TH7 **文献标识码:** A **国家标准学科分类代码:** 460.4030

Design of 40 GSPS wideband data acquisition system based on ADAM mismatch calibration

Chen Aijun¹, Yang Kuojun¹, Li Chengyang¹, Hu Yadong², Ye Peng²

(1. School of Automation Engineering, University of Electronic Science and Technology of China, Chengdu 611731, China;

2. Shenzhen Institute for Advanced Study, University of Electronic Science and Technology of China, Shenzhen 518110, China)

Abstract: In response to the severe challenges posed to data acquisition systems by the complex characteristics of modern electronic warfare and communication signals, such as wide bandwidth, strong transients, and high dynamic range, this paper designs and implements a bandwidth high-speed data acquisition system with a sampling rate of 40 GSPS and a bandwidth of 18 GHz. Meanwhile, to address the offset, gain, and phase mismatches introduced by the multi-core parallel interleaved architecture of ultra-high-speed time-interleaved analog-to-digital converter (TI-ADCs), an error correction method based on the adaptive moment estimation (ADAM) optimizer is proposed. By incorporating first-moment estimation and second-moment adaptive adjustment, the proposed method dynamically regulates the parameter update step size during the correction process. This mechanism effectively mitigates the limitations of traditional fixed-step-size algorithms, which are susceptible to gradient vanishing or local optima when dealing with complex non-stationary errors, thereby achieving adaptive rapid convergence and high-precision optimization of the correction parameters. Measurement results from a hardware verification platform demonstrate that, over the full Nyquist operating bandwidth from direct current (DC) to 18 GHz, the corrected system achieves an signal-to-noise ratio (SNR) improvement of 20.0 to 23.7 dB and an spurious-free dynamic range (SFDR) improvement of 16.4 to 22.0 dBc. Compared with the traditional least mean square (LMS) algorithm, the proposed method effectively suppresses the periodic oscillations that may occur under the influence of complex nonlinear errors, reducing the number of convergence iterations to fewer than 66 while maintaining the steady-state residual within a low range of 0.472 to 0.491. The results demonstrate that the proposed broadband high-speed system and correction method successfully balance convergence speed,

收稿日期: 2026-02-09 Received Date: 2026-02-09

* 基金项目: 国家自然科学基金(62371097)、等离子体物理国家重点实验室基金(6142A042420504)项目资助

steady-state correction accuracy, and enhanced broadband dynamic performance, thereby providing an effective implementation solution for the high-precision, real-time acquisition of broadband signals in complex environments.

Keywords: high-speed data acquisition system; TI-ADC; mismatch calibration; ADAM optimizer

0 引 言

现代通信、雷达与电子对抗信号呈现出的宽频带、强瞬态、微弱及非平稳等特征,对采集系统的带宽、采样率及信号保真度提出了更高要求^[1]。时间交替模数转换器 (time-interleaved analog-to-digital converter, TI-ADC) 通过多通道并行交替采样突破单核模数转换器 (analog-to-digital converter, ADC) 采样速率限制,是实现高速宽带数据采集的重要技术途径^[2-5]。混合并行交替采样技术和带宽交织高速实时采集系统进一步推动了宽带采集系统的发展^[6-7]。然而,受模拟通道增益、偏置、采样时钟分布及传输链路非一致性影响, TI-ADC 系统不可避免地引入通道失配误差^[5,8-10]。该类误差会在输出频谱中产生周期性杂散和镜像分量,尤其在宽带高频输入条件下显著恶化系统信噪比 (signal-to-noise ratio, SNR) 和无杂散动态范围 (spurious-free dynamic range, SFDR) 等动态性能指标^[5,8-10]。

为有效抑制 TI-ADC 系统中的通道失配误差,现有研究主要围绕自适应迭代、盲背景校正、数字滤波补偿等方向展开。基于最小均方 (least mean square, LMS)、有限长单位冲激响应 (finite impulse response, FIR) 和插值滤波的校正方法能一定程度抑制误差,但其收敛速度和精度易受噪声及输入频率影响^[11-12];基于梯度下降或背景迭代的校正方法可有效提升系统动态性能,但其固定学习率在复杂失配条件下易产生震荡或局部收敛^[13-14];全数字时间失配校正、频率响应失配自适应补偿和低复杂度前景数字校正等方法可改善宽带校正效果,但在大规模多子核系统中仍面临计算复杂度与硬件资源开销问题^[15-17];盲背景校正方法能够在无需校正信号的条件

估计通道失配误差,但其收敛性能和估计精度受输入信号频谱特性、过采样条件及统计平稳性等因素影响^[18-21]。

现有研究取得了一定进展,但面向大规模多子核和超高速宽带采集场景仍存在以下问题:1) 部分校正方法依赖参考通道、特定测试信号或复杂滤波结构,系统实现复杂度较高;2) 传统收敛算法易陷入局部最优解,且收敛速度与稳态精度难以兼顾;3) 部分校正方法需要引入高阶滤波器组或复杂矩阵运算,实现时会显著增加硬件资源和时序收敛压力^[8,15-17,21]。

针对上述挑战,本文设计并实现了一种采样率 40 GSPS、带宽 18 GHz 的超高速宽带数据采集系统,并提出一种基于自适应矩估计 (adaptive moment estimation, ADAM) 优化^[22]的 TI-ADC 失配误差校正方法。该方法基于数理统计构建偏置、增益和时间失配误差估计量,并将误差校正转化为基于误差统计量的自适应优化问题。与传统 LMS 或固定步长梯度下降算法不同,ADAM 通过一阶矩动量机制抑制迭代震荡,并利用二阶矩估计实现参数级自适应步长调整,从而提升校正过程的收敛稳定性与稳态精度。为降低复杂优化计算的资源压力,本文采用现场可编程门阵列 (field-programmable gate array, FPGA) 并行误差统计与 MicroBlaze 软核迭代优化相结合的软硬件协同实现方式,在保证高速处理能力的同时降低资源开销。

1 40 GSPS 宽带采集系统架构

针对现有采集设备在带宽与采样率上的瓶颈,本文构建了一套 40 GSPS 超高速宽带数据采集系统。系统采用基于“超高速 TI-ADC+高性能 FPGA”的异构协同架构,其整体设计如图 1 所示。

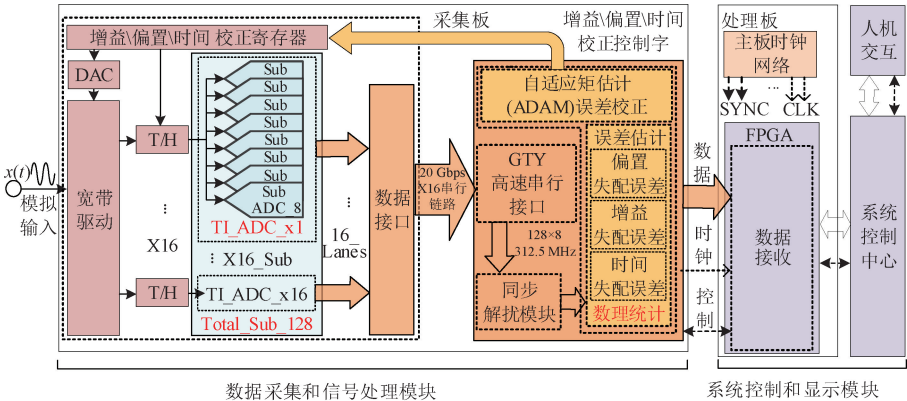


图 1 系统框图
Fig. 1 System block diagram

系统划分为数据采集与处理、系统控制与显示两大核心模块。其中,数据采集与处理模块是系统的硬件核心,集成了 40 GSPS 超高速 ADC 采样阵列与精密时钟分布网络;同时选用高性能 FPGA 作为数字信号处理中心,实现 320 Gbps 并行数据的同步接收、解扰及通道失配误差实时校正。系统控制与显示模块则负责数据流的上行传输与人机交互,经 FPGA 实时处理后的采样数据通过高速并行总线传输至工控机,以完成后续的数据分析与波形可视化显示。

然而,尽管上述模块化架构有效突破了单核器件的采样速率限制,实现了 40 GSPS 超高速宽带数据采集系统设计,但 TI-ADC 架构固有的通道失配误差仍是制约系统动态性能的关键因素。受限于模拟器件的工艺制造偏差及信号传输链路的非对称性,128 个并行子通道之间不可避免地存在增益、偏置及采样相位的微小差异。这些失配误差在高速宽带应用中尤为突出,会产生谐波与杂散,显著恶化系统 SNR 和 SFDR。为实现通道失配误差的有效抑制与高精度校正,亟需深入分析误差机理,并建立精确的失配误差数学模型。

为量化分析 TI-ADC 失配误差,本文建立了如图 2(a)所示的 M 通道 TI-ADC 误差模型,包含静态失配误差的采样输出如式(1)所示。

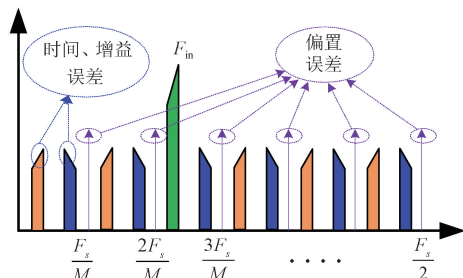
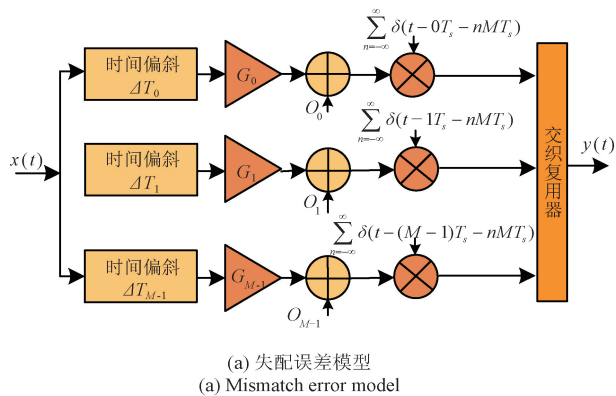


图 2 M 通道的 TI-ADC 误差模型

Fig. 2 TI-ADC error model for M -channel

$$y(t) = \sum_{k=0}^{M-1} (G_k x(t - \Delta T_k) + \Delta o_k) \times \sum_{n=-\infty}^{\infty} \delta(t - kT_s - nMT_s) \quad (1)$$

如图 2(b)所示, M 通道 TI-ADC 的通道失配误差在输出频谱上呈现高度的、可解析的规律性。在频谱位置上,偏置失配引入的杂散谱线遵循式(2)的确定性规律。

$$f_{\text{noise}} = \frac{m}{M} f_s \quad (2)$$

而增益与时间偏斜共同作用导致的误差谱分量则遵循式(3)的分布规律。

$$f_{\text{noise}} = \frac{m}{M} f_s \pm f_{\text{in}} \quad (3)$$

同时,从幅值特性角度分析可知,偏置和增益失配所对应的谐波分量幅度相对固定,表现为输入频率无关性;而时间相位误差导致的误差谱幅度则与输入信号频率呈正相关关系,即在高频输入条件下,其影响程度显著增强。由此可见,不同的通道失配不仅在频谱分布上具有差异性规律,同时在幅值响应特性上也展现出显著区别,为失配误差的建模与补偿提供了理论依据。

2 基于数理统计的失配误差估计

本章提出一种基于数理统计的通道失配误差估计方法^[7]。失配误差主要包括直流电平差异引发的偏置失配、幅度响应非一致性导致的增益失配,以及采样时钟偏移产生的时间失配。下文将详述具体估计原理。

2.1 偏置失配误差估计

偏置误差在采样数据中表现为直流电平的漂移。基于大数定律,第 m 个子 ADC 的直流分量 S_{ma} 可通过其输出序列的算术平均值进行估计。以第一通道作为参考基准,第 m 个通道的相对偏置误差 $e_{\text{offset},m}$ 定义为两者统计均值的差值,其表达式如式(4)所示。

$$e_{\text{offset},m} = \lim_{N \rightarrow +\infty} \left[\frac{1}{N} \sum_{i=0}^{N-1} S_1(i) - \frac{1}{N} \sum_{i=0}^{N-1} S_m(i) \right] \quad (4)$$

其中, $S_m(i)$ 为第 m 个子核在第 i 时刻采样值; N 为参与统计的样本数。

2.2 增益失配误差估计

相对增益失配误差的估计流程如图 3 所示。

不同于传统的基于方差的误差估计,本文提出一种基于绝对幅度累积的增益误差估计方法。选取标准正弦信号 $x(t) = A \sin(\omega t + \phi)$ 作为激励,在归一化角频率 $\omega = 1$ 的条件下,信号半周期对应的时域间隔为 π 。对于总采样率为 f_s 的 TI-ADC 系统,任意子通道在半个信号周期内的采样点数 N_{half} 如式(5)所示。

$$N_{\text{half}} = \frac{f_s}{2Mf_0} \quad (5)$$

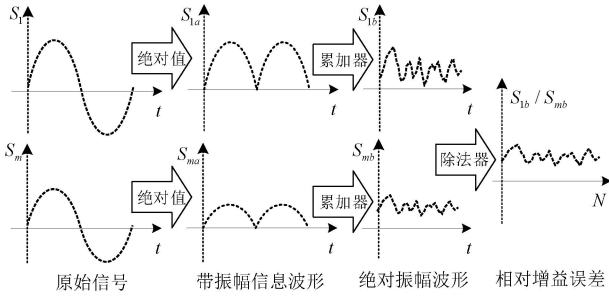


图3 增益失配误差估计

Fig. 3 Gain mismatch error estimation

基于黎曼和积分理论,引入时域微分等效因子 π/N_{half} (即单位采样间隔),将离散采样序列转化为连续积分形式。

$$\sum_{n=0}^{N_{\text{half}}-1} A \sin[nT_s] = A \frac{N_{\text{half}}}{\pi} \sum_{n=0}^{N_{\text{half}}-1} \sin[nT_s] \frac{\pi}{N_{\text{half}}} \quad (6)$$

当 N_{half} 足够大时,离散求和项收敛于连续积分,利用正弦信号在半周期内的解析积分特性,可构建幅度统计量的理论基准。

然而,高速 TI-ADC 单周期内的采样数据往往呈现稀疏性(即 N_{half} 较小),直接累积将引入较大的截断误差。为此,本文引入等效时间采样(equivalent-time sampling, ETS)策略。在非相干采样条件下,利用多周期采样点在信号相位上的遍历性与互补特征,将不同周期的稀疏采样点进行时域交织,重构出高密度的等效采样序列。该方法确保离散样本集在统计意义上精确收敛于连续积分。

$$\text{Amp}_m = \sum_{n=0}^{N-1} |A \sin[nT_s]| \approx \frac{2N}{\pi} \cdot g_m \quad (7)$$

式(7)表明,统计累积值 Amp_m 与通道增益 g_m 成正比关系。利用积分统计量的相位独立特性,以通道 1 作为参考基准,将第 m 个待校正通道相对于参考通道的相对增益误差 $\varepsilon_{g,m}$ 定义为二者绝对值累积和的比值。

$$\varepsilon_{g,m} = \frac{\text{Amp}_m}{\text{Amp}_1} \approx \frac{\sum_{i=1}^N |S_m(i)|}{\sum_{i=1}^N |S_1(i)|} = \frac{g_m}{g_1} \quad (8)$$

2.3 时间失配误差估计

为实现对系统时间失配误差的精确估计,本文提出一种基于幅值差与采样间隔统计关联的估计方法,其核心流程如图 4 所示。

采用单音正弦信号 $S(t) = A \sin(\omega t + \varphi)$ 作为测试激励时,微小的时间偏差 Δt 将会引起采样幅度误差。基于一阶泰勒展开,该幅度误差 $\Delta S(t)$ 可以近似表示为信号在该点的导数(即瞬时斜率)与时间偏差的乘积,其表达式如式(9)所示。

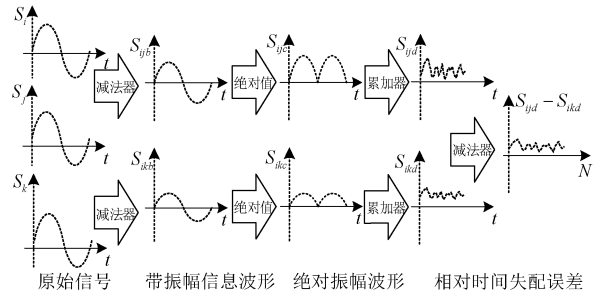


图4 时间失配误差估计

Fig. 4 Time mismatch error estimation

$$\Delta S(t) = \frac{dS(t)}{dt} \Delta t \quad (9)$$

失配误差分析侧重于误差的绝对量级,此处采用幅度差值的绝对值进行计算,其表达式如式(10)所示。

$$|\Delta S(t)| = \left| \frac{dS(t)}{dt} \right| \Delta t = |2\pi f_{\text{in}} A \cos(2\pi f_{\text{in}} nT_s)| \Delta t \quad (10)$$

其中, $T_s = 1/f_s$ 表示 ADC 的采样周期。通过对 N 个采样点的幅度差绝对值 $|\Delta S(nT_s)|$ 进行累加,可导出总偏差的离散表达式,具体推导过程如式(11)所示。

$$\sum_{n=1}^N |\Delta S(nT_s)| = \sum_{n=1}^N |2\pi f_{\text{in}} A \cos(nT_s)| \Delta t = 2\pi f_{\text{in}} A \Delta t \sum_{n=1}^N |\cos(nT_s)| \quad (11)$$

依据定积分定义,当采样统计点数 N 足够大且采样周期 T_s 趋近于 0 时,该离散求和可近似转换为连续积分的形式,具体推导过程如式(12)所示。

$$\sum_{n=1}^N |\Delta S(nT_s)| \approx 2\pi f_{\text{in}} A \Delta t \frac{1}{T_s} \int_0^{NT_s} |\cos(t)| dt = 2\pi f_{\text{in}} A \Delta t \frac{1}{T_s} \frac{2}{\pi} N = 4A f_{\text{in}} f_s N \Delta t \quad (12)$$

基于上述推导,相邻子核采样间隔的估计问题转化为对采样幅度误差的统计分析问题。时间失配在相邻通道采样结果中表现为幅度差异,利用该差异的统计规律可精确表征采样间隔偏差。

3 基于 ADAM 优化的高精度自适应校正

相比于增益与偏置误差仅需在数字域通过简单的统计修正即可消除,超高速 TI-ADC 的时间失配校正面临着更为严峻的挑战。其在物理层面上深度依赖于模拟延迟线的皮秒级精细调控,本质上是一个高维且难以精确建模的复杂非线性优化问题。

为此,本文提出一种基于 ADAM 优化的高精度自适应校正方案。该方案基于前文推导的误差模型,将物理层的时间失配校正重构为具备显式损失函数与梯度的可

微数学优化任务;利用 ADAM 算法卓越的自适应矩估计能力,驱动模拟控制参数快速收敛至全局最优,从而突破传统方法在动态性能与鲁棒性上的局限。

3.1 ADAM 优化算法原理

针对 TI-ADC 时间失配校正中延迟控制与非线性失真间的高维非凸映射特性,本研究引入 ADAM 优化器以突破传统算法易陷入局部最优及超参数敏感的局限。ADAM 通过融合动量 (Momentum) 的一阶矩与均方根传播 (root mean square propagation, RMSprop) 的二阶矩估计,实现参数的自适应学习率动态调整,显著提升校正过程的收敛速度与全局寻优能力。

ADAM 算法通过融合梯度的一阶矩估计 (即动量项) 与二阶矩估计 (即梯度平方的指数移动平均),实现了更新步长的自适应调节。其中,一阶矩估计有助于加速收敛并有效抑制振荡;二阶矩估计则依据历史梯度信息对学习率进行动态缩放—在目标函数平坦区域增大步长,在陡峭区域减小步长,赋予算法针对逐个参数的自适应调节能力。在第 t 次迭代中,对于待优化参数 θ_i ,ADAM 的更新流程如下:

1) 计算当前梯度 g_t :

$$g_t = \nabla \hat{L}(\theta_t) \quad (13)$$

2) 更新一阶矩估计 m_t :

$$m_t = \beta_1 m_{t-1} + (1 - \beta_1) g_t \quad (14)$$

3) 更新二阶矩估计 v_t :

$$v_t = \beta_2 v_{t-1} + (1 - \beta_2) g_t^2 \quad (15)$$

4) 计算偏差修正后的一阶矩估计 $\hat{m}_t$:

$$\hat{m}_t = \frac{m_t}{1 - \beta_1^t} \quad (16)$$

5) 计算偏差修正后的二阶矩 $\hat{v}_t$:

$$\hat{v}_t = \frac{v_t}{1 - \beta_2^t} \quad (17)$$

6) 执行参数更新 θ_{t+1} :

$$\theta_{t+1} = \theta_t - \frac{\alpha}{\sqrt{\hat{v}_t} + \varepsilon} \hat{m}_t \quad (18)$$

本研究采用 ADAM 的标准超参数配置 ($\alpha = 0.001$, $\beta_1 = 0.9$, $\beta_2 = 0.999$, $\varepsilon = 10^{-8}$), 该配置在广泛的应用中已被证明具有良好的鲁棒性。

3.2 校正模型与梯度推导

任何基于梯度的优化框架均依托于两个核心要素:用于定量评估 ETS 统状态的损失函数,以及用于指引参数更新方向的梯度。在本研究中,这两者均构建于对子核时间失配误差的量化估计之上。

首先,定义一个可测量的物理统计量:相邻子核 i 与 j 间的时间间隔统计特征值 T_{ij} 。根据前文推导,在单音

信号激励下,该统计量与物理时间偏差 Δt 之间存在明确的映射关系,根据式 (12) 可得式 (19) 表达式。

$$T_{ij} = \sum_{n=1}^N |\Delta S(nT_s)| \approx 4A f_{in} f_s N \Delta t \quad (19)$$

根据式 (19) 可知,在输入信号参数 (A, f_{in}) 及统计点数 N 保持恒定时,可测量的统计值 T_{ij} 与其对应的物理时间间隔 Δt_{ij} 呈严格正比。基于此,通过计算两个相邻间隔统计值 (即 T_{ij} 与 T_{jk}) 的差值,可实现对中间子核 j 的相对时间失配误差 $\hat{e}_j$ 有效估计,如式 (20) 所示。

$$\hat{e}_j = T_{ij} - T_{jk} \propto (\Delta t_{ij} - \Delta t_{jk}) \quad (20)$$

其中, $\propto$ 表示正比关系。

损失函数 L 用以量化当前状态与理想目标 (即所有通道时间间隔均匀) 之间的偏差。本研究选取均方误差 (mean squared error, MSE) 作为全局损失函数 L ,以衡量系统的整体校正效果,如式 (21) 所示。

$$L = \frac{1}{M} \sum_{k=1}^M \hat{e}_k^2 \quad (21)$$

梯度表征了损失函数的最速下降方向。在缺失精确梯度信息的工程优化场景中,虽然可以采用有限差分法来估计,但这需要对损失函数进行大量的重复评估,计算代价极高。为此,本研究采用了近似梯度策略,将第 j 个子核的时间失配误差估计值定义为该子核的伪梯度 g_j ,如式 (22) 所示。

$$g_j = \hat{e}_j \quad (22)$$

尽管 g_j 本质上是一种带噪梯度 (noisy gradient),但其保留了关键的方向信息。利用 ADAM 算法的动量机制与自适应学习率特性,高效处理此类非精确梯度信息。动量机制通过历史梯度的指数加权平均有效平滑了随机震荡,而自适应学习率则根据梯度的二阶矩估计动态调节更新步长,从而引导模拟控制参数稳健地向损失函数 L 的全局极小值收敛。

3.3 基于 ADAM 的自适应校正算法设计

为解决初始时间失配较大导致优化器初始化收敛停滞的问题,本研究构建了一种分层递进式校正架构。在逻辑上严格划分为 3 个关键阶段:静态偏差评估、粗调收敛与精调收敛。流程如图 5 所示,具体算法执行步骤及关键参数更新规则如算法 1 所示。

静态偏差评估阶段的目标是量化 TI-ADC 系统的初始静态失配基准。首先完成 ADC 初始化,遍历测量并计算每个子核的时间间隔统计值 T_j ,进而求得所有子核的平均时间间隔 $\bar{T}$ 。由此,第 j 组子核的静态偏差目标 C_j 定义如式 (23) 所示。

$$C_j = \bar{T} - T_j \quad (23)$$

该参数 C_j 将作为后续粗调阶段的补偿基准,旨在将各子核的延迟拉齐至系统平均水平。

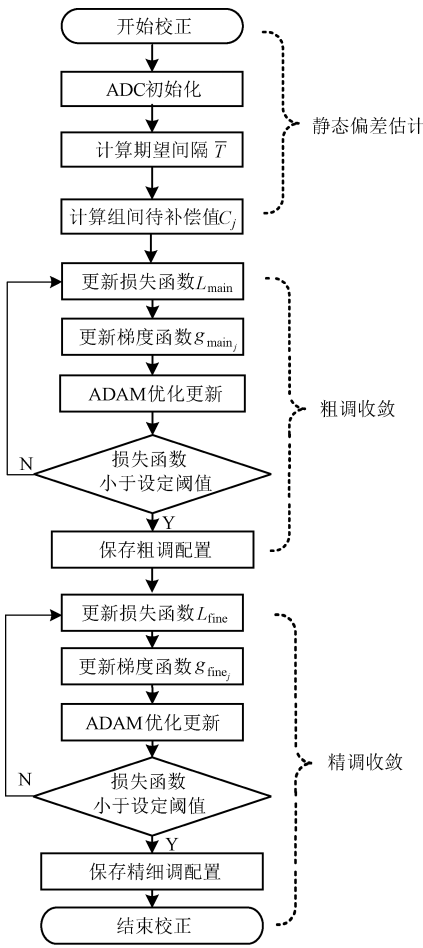


图5 自适应校正流程

Fig. 5 Adaptive correction process

- 13: 计算细校准损失函数 L_{fine} ;
- 14: 计算细校准梯度 g_{fine} ;
- 15: $\text{reg}_{\text{fine}} \leftarrow \text{ADAM_OPTIM}(g_{\text{fine}})$;
- 16: end while
- 17: 保存细校准时钟偏斜寄存器 (reg_{fine})。

粗调收敛阶段旨在快速消除系统中的主导性静态偏差,将系统状态有力牵引至精细调节的有效捕获范围内。为适配这一目标,本研究对优化模型进行了阶段性调整,将原损失函数式(21)与梯度式(22)分别重构为式(24)与(25)。

$$L_{\text{main}} = \frac{1}{M} \sum_{i=1}^M (\hat{e}_j - C_j)^2 \quad (24)$$

$$g_{\text{main},j} = \hat{e}_j - C_j \quad (25)$$

此处, L_{main} 本质上是一个以静态偏差为 C_j 收敛点的均方误差函数。ADAM 优化器通过迭代最小化该损失函数,动态驱动时间失配误差 $\hat{e}_j$ 快速于预先测定的静态偏差目标 C_j , 从而完成粗调收敛。

当粗调损失函数 L_{main} 收敛至预设阈值 $\text{Thre}_{\text{main}}$ 后,系统自动切换至精调收敛阶段。此时,损失函数与梯度恢复为其原始定义(即目标为0),优化目标转变为消除剩余的残余误差。ADAM 优化器再次运行,利用其自适应学习率特性进行微小步长的迭代修正,直到精调损失函数 L_{fine} 达到全局最小值并低于阈值 $\text{Thre}_{\text{fine}}$ 。如图5所示,系统最终锁定并保存使误差最小的最优寄存器配置,从而完成整个高精度校正流程。

4 实验验证

为验证本文所提自适应校正算法的有效性性与稳健性,本研究搭建了采样率 40 GSPS 的高速数据采集系统,如图6所示。

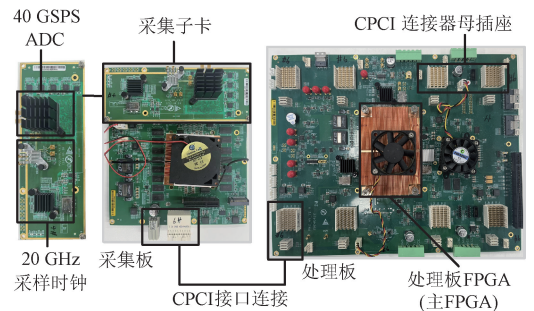


图6 测试实验平台

Fig. 6 Testing experimental platform

在硬件组成上,采集板通过 CPCI 接口与处理板实现高速互联,构建完整的数据采集硬件系统。本文的

算法1 基于 ADAM 优化的 TI-ADC 校准

输入: ADC 配置参数, 采样数据序列, 主校准损失阈值 $\text{Thre}_{\text{main}}$, 细校准损失阈值 $\text{Thre}_{\text{fine}}$, ADAM 优化器参数
输出: 主校准时钟偏斜寄存器 reg_{main} , 细校准时钟偏斜寄存器 reg_{fine}

- 1: 初始化 ADC 配置参数;
- 2: 计算期望采样间隔 T ;
- 3: 计算组间待补偿值 C_j ;
- 4: 初始化主校准损失函数 L_{main} ;
- 5: while ($L_{\text{main}} > \text{Thre}_{\text{main}}$) do
- 6: 计算主校准损失函数 L_{main} ;
- 7: 计算主校准梯度 g_{main} ;
- 8: $\text{reg}_{\text{main}} \leftarrow \text{ADAM_OPTIM}(g_{\text{main}})$;
- 9: end while
- 10: 保存主校准时钟偏斜寄存器 (reg_{main});
- 11: 初始化细校准损失函数 L_{fine} ;
- 12: while ($L_{\text{fine}} > \text{Thre}_{\text{fine}}$) do

性能验证实验与数据分析,均基于该高速数据采集系统完成。

4.1 基于 ADAM 优化的失配校正性能验证

为验证校正算法的性能,实验采用 13 GHz 单音正弦信号作为输入,通过对比校正前后的频谱特性评估误差抑制效果,校正前后频谱图如图 7 所示。

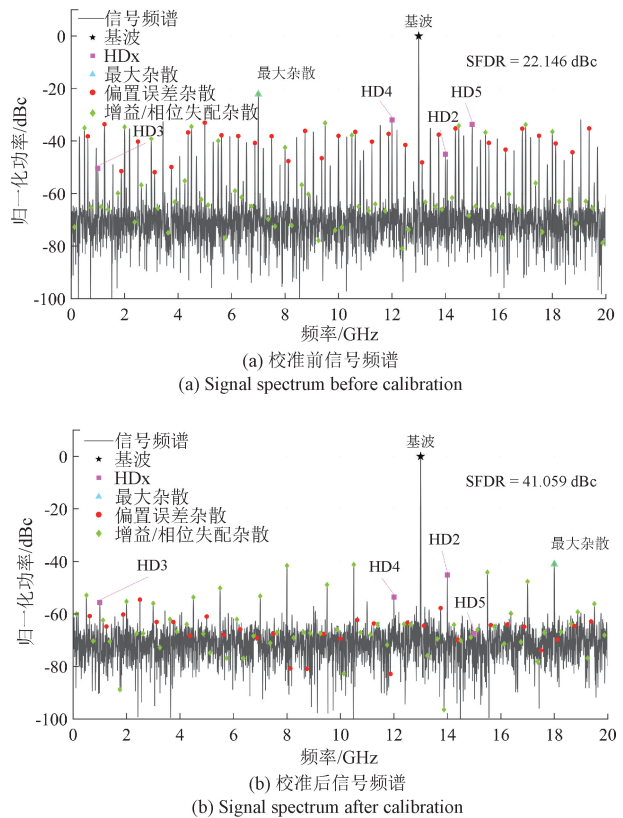


图 7 校正前后频谱对比

Fig. 7 Spectrum comparison before and after calibration

校正前,受通道间的失配误差影响,频谱中出现大量杂散信号,SFDR 仅为 22.146 dBc。经校正后,失配杂散得到有效抑制,SFDR 提升至 41.059 dBc,提升 18.913 dBc。

为验证所提校正算法在多音信号输入条件下的失配杂散抑制能力,实验采用 3.0 ~ 10.0 GHz、间隔为 500 MHz 的多音信号作为输入,并通过对比校正前后的频谱特性评估算法性能,结果如图 8 所示。

校正前,受通道间失配误差影响,频谱中出现了较为明显的失配相关杂散分量,降低了系统的 SFDR。经校正后,主频分量保持不变,而失配相关杂散分量得到有效抑制。

为进一步验证所提校正算法在非平稳宽带信号输入条件下的适用性,实验采用 3.5 ~ 5.5 GHz 线性调频 (linear frequency modulation, LFM) 信号作为输入,并通过校正后频谱及时频结果进行分析,结果如图 9 所示。

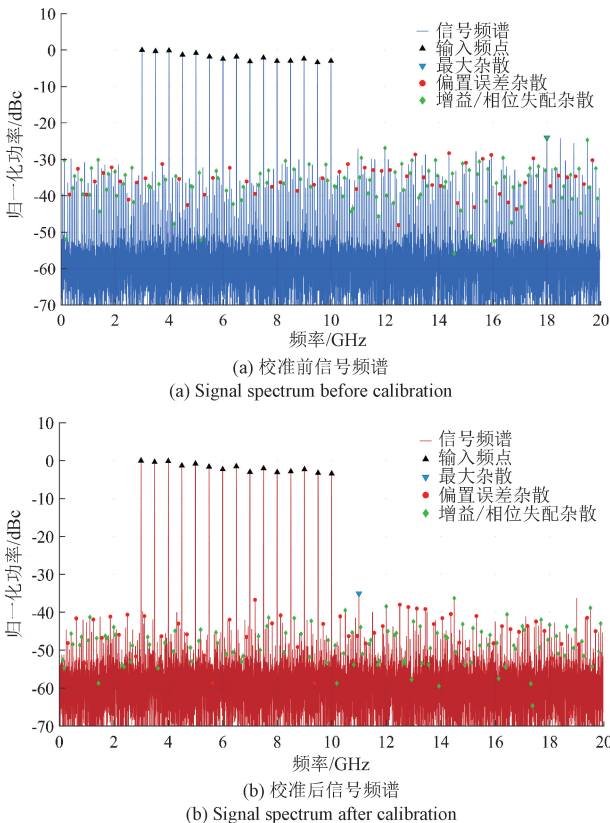


图 8 多音信号校正前后频谱对比

Fig. 8 Spectrum comparison of multi-tone signal before and after calibration

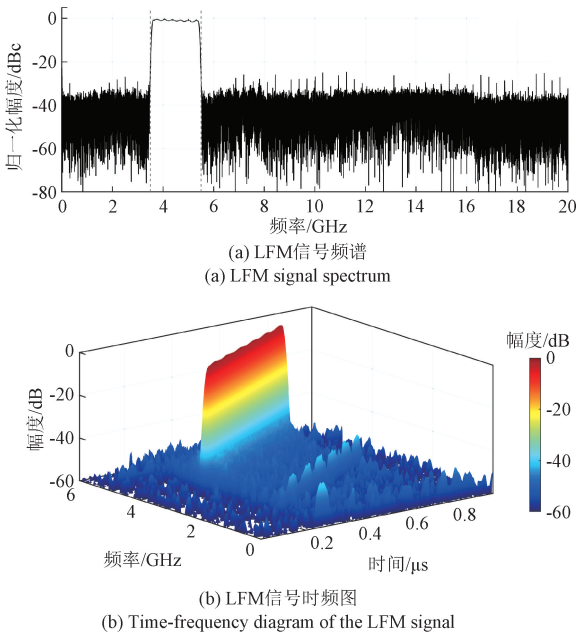


图 9 LFM 信号频谱及时频分析结果

Fig. 9 Spectrum and time-frequency analysis results of the LFM signal

由图9(a)可见,校正后 LFM 信号的主要频谱能量集中在设定扫频范围内,频带外未出现明显失配杂散分量。图9(b)的三维时频结果进一步表明,校正后信号保持连续的时变调频轨迹。结果表明,所提方法在校准完成后可用于非平稳宽带信号,并能够保持 LFM 信号的主要调制特征。

为全面评估算法在全奈奎斯特频带内的校正性能与鲁棒性,实验在 DC ~ 18 GHz 范围内进行了宽带扫频测试,校正前后的动态性能变化如图10所示。

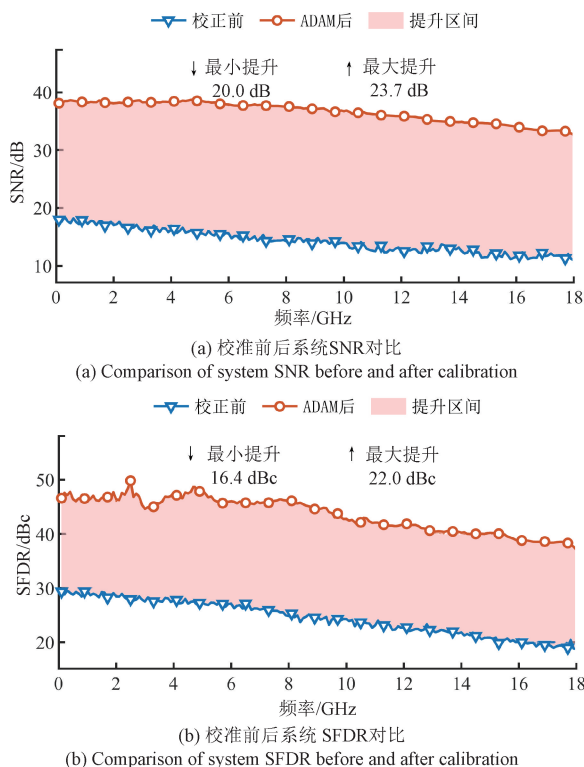


图10 校正前后全通带动态性能

Fig. 10 Dynamic performance of the full passband (before vs. after calibration)

校正前,受通道失配误差影响,系统性能随频率呈现显著衰减趋势;经本算法校正后,失配误差在全通带内得到有效抑制;SNR 实现 20.0 dB 以上的显著提升,SFDR 实现了 16.4~22.0 dBc 的性能提升。

4.2 ADAM 优化算法的性能评估与分析

为验证所提 ADAM 优化算法在时间失配误差校正中的性能优势,图11展示了其与传统 LMS 算法的对比实验结果。如图11(a)所示,传统 LMS 算法表现出显著的周期性震荡不稳定性,其误差峰值波动高达 19.0,无法维持长期的稳态收敛。ADAM 算法基于自适应矩估计机制,呈现出单调快速收敛特性。图11(b)与(c)进一步量化分析了算法的瞬态响应与稳态性能:ADAM 算法仅需 66 次迭代即可完成收敛(误差从初始的 33.0 迅速收

敛至 1.0 以下);进入稳态后,其平均残差被有效控制 0.472~0.491 的低误差区间。

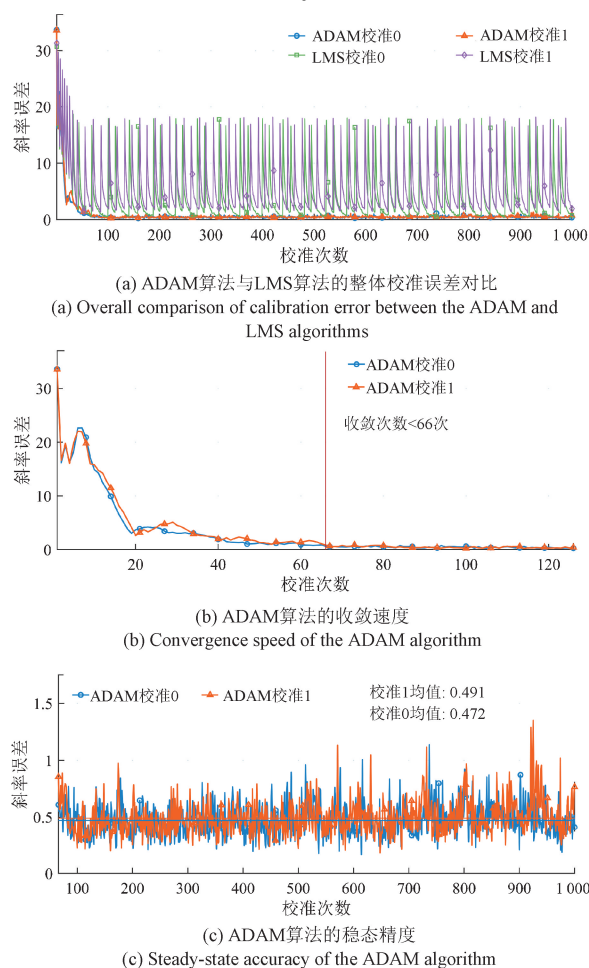
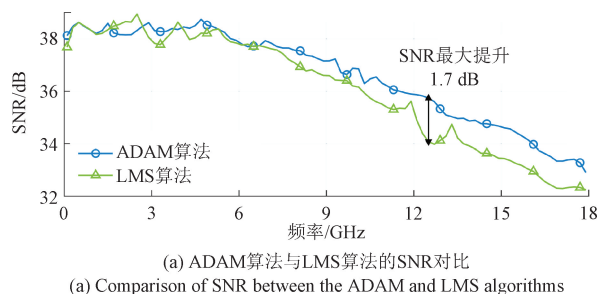


图11 ADAM 算法与 LMS 算法校正性能对比

Fig. 11 Comparison of calibration performance between the ADAM and LMS algorithms

图12对比了 ADAM 算法与传统 LMS 算法在全频域范围内的动态性能。实验结果表明,相较于 LMS 算法,ADAM 算法在整个通带范围内获得了更高的 SNR,实现了 0.5~1.7 dB 的 SNR 提升,对比结果如图12(a)所示。在 8 GHz 以上高频区域,LMS 算法的 SFDR 随输入频率升高出现一定程度下降,而 ADAM 算法能够更有效地抑制高频失配相关杂散,SFDR 相较 LMS 提升了 2.0~



(a) ADAM算法与LMS算法的SNR对比

(a) Comparison of SNR between the ADAM and LMS algorithms

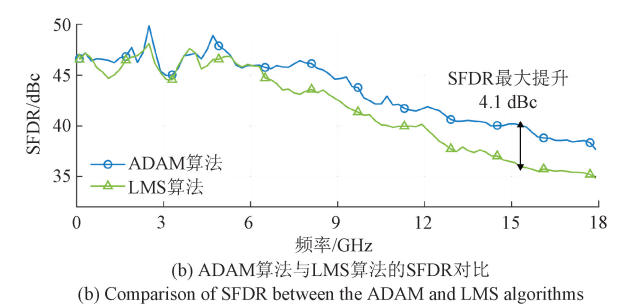


图 12 ADAM 算法相对于 LMS 算法的性能提升
Fig. 12 Performance improvement of the ADAM algorithm relative to the LMS algorithm

表 1 代表性 TI-ADC 失配校正方法性能对比 Table 1 Performance comparison of representative TI-ADC mismatch calibration methods					
校正方法	采样率/GSPS	带宽 (验证范围)/GHz	验证条件	校正效果	通道数
嵌入式全盲数字校正 ^[20]	32	16	9.1 GHz 单音信号	SNR 提升 20.42 dB; SFDR 提升 18.7 dBc	16
基于 LFM 信号的宽带失配校正 ^[21]	7.2	0.3~3.3	单音扫频信号	SNDR 提升超过 10 dB; SFDR 提升超过 15 dBc	2
一阶统计量自适应校正+Farrow 滤波器 ^[23]	2	0.5	500 MHz 单音信号	SFDR 提升约 20 dB	4
数理统计估计+ADAM 优化校正	40	DC~18	单音扫频+多音测试	SNR 提升 20.0~23.7 dB、 SFDR 提升 16.4~22.0 dBc	128

注:不同文献测试条件和评价指标存在差异,表中结果仅用于比较系统规模、验证条件和宽带适用性,不作为单一指标的绝对排序依据。

4.3 校正算法资源开销分析

本文采用“FPGA 硬件并行统计+MicroBlaze 软核迭代优化+寄存器控制字反馈”的软硬件协同实现方式。将算法在 XCVU9P FPGA 上使用 Vivado 2019.1 进行综合实现,各模块资源消耗如表 2 所示。硬件逻辑中的 ADC 误差估计模块主要占用查找表(look-up table, LUT)和触发表(flip-flop, FF)资源,相较于总资源占比分别为 1.6%和 0.9%,未占用块随机存储器(block random access memory, BRAM);MicroBlaze 软核的 LUT 和 FF 占比分别为 0.3%和 0.1%,BRAM 占用为 1.5%。上述结果表明,本文将实时误差估计与 ADAM 校正参数迭代分别部署于 FPGA 逻辑和 MicroBlaze 软核中,避免了复杂浮点优化计算占用过多资源,在实现高精度 ADAM 自适应校正的同时保持了较低的逻辑与片上存储资源开销。

表 2 TI-ADC 误差校正资源消耗 Table 2 Resource utilization of TI-ADC error calibration					
资源类型	总资源	ADC 误差估计		MicroBlaze 软核	
		占用量	占比/%	占用量	占比/%
LUT	1 182 240	19 337	1.6	3 032	0.3
FF	2 364 480	22 108	0.9	3 200	0.1
BRAM	2 160	0	0	32	1.5

4.1 dBc,其对比结果如图 12(b)所示。以高频段为例,ADAM 算法分别带来了 1.7 dB 的 SNR 提升与 4.1 dBc 的 SFDR 提升。

表 1 对比了本文与代表性 TI-ADC 失配校正方法的核心指标。文献[20]报告了 20.42 dB 的 SNR 提升,但该结果是在 16 子核架构及单一频点 9.1 GHz 测试条件下获得的。相比之下,本文面向 40 GSPS、128 子核、18 GHz 带宽的宽带采集系统开展测试验证,并在 DC~18 GHz 全通带范围内评估 SNR 和 SFDR 改善效果。实验结果表明,在 DC~18 GHz 范围内,所提方法实现 SNR 提升 20.0~23.7 dB,SFDR 提升 16.4~22.0 dBc。

基于 Xilinx SDK 2019.1 对软核校正算法进行编译实现,并在无优化(-O0)条件下统计 LMS 与 ADAM 校正算法存储开销,结果如表 3 所示。

表 3 -O0 编译优化下的 TI-ADC 校正算法存储资源消耗 Table 3 Storage resource utilization of TI-ADC calibration algorithms under -O0 compilation		
资源类型	LMS/Bytes	本文提出的 ADAM/Bytes
代码段	27 412	40 164
已初始化数据段	1 340	1 344
未初始化数据段	49 272	49 268
总量	78 024	90 776

相较于 LMS,ADAM 算法的总存储占用增加约 16%,增加部分主要集中在代码段,来源于一阶矩、二阶矩及自适应步长更新等额外程序指令;已初始化数据段和未初始化数据段变化较小,说明 ADAM 算法的引入主要增加了少量程序指令存储开销,而未显著增加运行时数据存储开销。

5 结 论

本文设计并实现了一种采样率40 GSPS、带宽18 GHz的高速宽带数据采集系统。在此硬件平台上,针对128子核TI-ADC架构引入的非一致性失配难题,提出了一种基于ADAM优化器的误差校正方法。该方法利用ADAM算法的自适应矩估计机制,克服了传统LMS算法收敛慢及周期性震荡(峰值达19.0)的缺陷。实测结果表明,该系统在DC~18 GHz全奈奎斯特带宽内的信噪比(SNR)提升了20.0~23.7 dB,无杂散动态范围(SFDR)提升了16.4~22.0 dBc。同时,算法表现出卓越的动态性能,将收敛迭代次数缩减至66次以内,稳态残差精确控制在0.472~0.491之间。本研究通过高性能硬件平台与鲁棒校正算法的结合,为超宽带信号的实时高精度采集提供了有效的工程解决方案。

参考文献

- [1] 年夫顺. 现代测量技术发展及面临的挑战[J]. 测控技术, 2019, 38(2): 3-7.
NIAN F SH. Development and challenges of modern measurement technology [J]. Measurement & Control Technology, 2019, 38(2): 3-7.
- [2] BLACK W C, HODGES D A. Time-interleaved converter arrays[J]. IEEE Journal of Solid-State Circuits, 1980, 15(6): 1022-1029.
- [3] RAZAVI B. Design considerations for interleaved ADCs[J]. IEEE Journal of Solid-State Circuits, 2013, 48(8): 1806-1817.
- [4] BUCHWALD A. High-speed time interleaved ADCs[J]. IEEE Communications Magazine, 2016, 54(4): 71-77.
- [5] NIU G SH, LIU C, ZHANG J W, et al. Research progress of time-interleaved analog-to-digital converters[J]. Integration, 2021, 81: 313-321.
- [6] 郑彦泽, 周乃馨, 赵贻玖, 等. 混合并行交替最优采样技术研究[J]. 电子测量与仪器学报, 2023, 37(4): 18-26.
ZHENG Y Z, ZHOU N X, ZHAO Y J, et al. Optimal configuration analysis of hybrid parallel interleaved acquisition techniques[J]. Journal of Electronic Measurement and Instrumentation, 2023, 37(4): 18-26.
- [7] 赵禹, 叶芃, 孟婕, 等. 基于带宽交织采样架构的80 GSPs超宽带实时采集系统[J]. 仪器仪表学报, 2024, 45(5): 147-156.
ZHAO Y, YE P, MENG J, et al. Ultra-wideband data

acquisition system with 80 GSPs based on bandwidth interleaved architecture[J]. Chinese Journal of Scientific Instrument, 2024, 45(5): 147-156.

- [8] 王硕, 杨扩军, 叶芃, 等. 宽带时间交织数据采集系统中高吞吐率低复杂度并行校准方法[J]. 仪器仪表学报, 2026, 47(3): 14-23.
WANG SH, YANG K J, YE P, et al. High-throughput and low-complexity parallel calibration method for wideband time-interleaved data acquisition systems [J]. Chinese Journal of Scientific Instrument, 2026, 47(3): 14-23.
- [9] 杨扩军, 孔祥伟, 施佳丽, 等. 数理统计和频谱分析的TIADC误差校正方法[J]. 电子科技大学学报, 2018, 47(1): 43-50.
YANG K J, KONG X W, SHI J L, et al. Mathematical statistics and spectrum analysis calibration method for time-interleaved ADC system[J]. Journal of University of Electronic Science and Technology of China, 2018, 47(1): 43-50.
- [10] YANG K J, TIAN SH L, YE P, et al. A statistic-based calibration method for TIADC system[J]. Mathematical Problems in Engineering, 2015, 2015(1): 689869.
- [11] WAN J, SONG SH D, LIANG Y H. LMS-based digital background mismatch calibration technique for SAR ADC[J]. Microelectronics Journal, 2023, 136: 105767.
- [12] 许川佩, 江林, 黄喜军. 基于埃特金逐步插值滤波器的TIADC时间误差校准方法[J]. 仪器仪表学报, 2023, 44(2): 93-100.
XU CH P, JIANG L, HUANG X J. TIADC time error calibration method based on Aitkin stepwise interpolation filter [J]. Chinese Journal of Scientific Instrument, 2023, 44(2): 93-100.
- [13] LU ZH F, TANG H, REN ZH F, et al. A timing mismatch background calibration algorithm with improved accuracy[J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2021, 29(8): 1591-1595.
- [14] LU ZH F, ZHANG W, TANG H, et al. A novel two-stage timing mismatch calibration technique for time-interleaved ADCs[J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2023, 31(6): 887-891.
- [15] LIU S J, ZHAO L, LI SH B. A novel all-digital calibration method for timing mismatch in time-interleaved ADC based on modulation matrix[J]. IEEE

Transactions on Circuits and Systems I: Regular Papers, 2022, 69(7): 2955-2967.

- [16] XIANG J R, TIAN SH L, PAN H Q. Calibration of frequency response mismatches in time-interleaved analog-to-digital converter based on adaptive method[J]. IET Communications, 2023, 17(7): 807-814.
 - [17] WANG S, CHENG X, GUO Z Y, et al. A foreground digital calibration algorithm for time-interleaved ADCs with low computational complexity[J]. Microelectronics Journal, 2023, 136: 105778.
 - [18] ZOU Y X, XU X J. Blind timing skew estimation using source spectrum sparsity in time-interleaved ADCs[J]. IEEE Transactions on Instrumentation and Measurement, 2012, 61(9): 2401-2412.
 - [19] HU M, YI P X. Digital calibration for gain, time skew, and bandwidth mismatch in under-sampling time-interleaved system [J]. Applied Sciences, 2022, 12(21): 11029.
 - [20] LIU Y J, CHEN D H, ZHANG G F, et al. A 32 GS/s 8-bit time-interleaved ADC system with 16 GHz wideband RF front-end and embedded fully-blind digital calibration[C]. 2017 10th Global Symposium on Millimeter-Waves, 2017: 140-142.
 - [21] PENG X Y, ZHANG Y, WANG W, et al. Broadband mismatch calibration for time-interleaved ADC based on linear frequency modulated signal[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2021, 68(9): 3621-3630.
 - [22] KINGMA D P, BA J. Adam: A method for stochastic optimization [J]. ArXiv preprint arXiv: 1412.6980, 2014.
 - [23] 崔文涛, 李杰, 张德彪, 等. 基于国产 ADC 芯片的 TIADC 系统时间误差自适应校准算法[J]. 仪器仪表学报, 2021, 42(11): 132-139.
- CUI W T, LI J, ZHANG D B, et al. TIADC system time error adaptive calibration algorithm based on domestic ADC chip[J]. Chinese Journal of Scientific Instrument, 2021, 42(11): 132-139.

作者简介



陈艾军, 2021 年于成都理工大学获得学士学位, 现为电子科技大学在读博士生, 主要研究方向为高速数据采集与处理、数字信号处理。

E-mail: chenaijun@std.uestc.edu.cn

Chen Aijun received his B. Sc. degree from Chengdu University of Technology in 2021. He is currently pursuing his Ph. D. degree at the University of Electronic Science and Technology of China. His main research interests include high-speed data acquisition and processing, and digital signal processing.



杨扩军 (通信作者), 2007 年于电子科技大学获得学士学位, 2010 年于电子科技大学获得硕士学位, 2015 年于电子科技大学获得博士学位, 现为电子科技大学教授, 博士生导师, 主要研究方向为高速高精度数据采集系统、数字存储示波器、高速信号实时处理。

E-mail: yangkuojun@163.com

Yang Kuojun (Corresponding author) received his B. Sc. degree, M. Sc. degree, and Ph. D. degree all from the University of Electronic Science and Technology of China in 2007, 2010, and 2015, respectively. He is currently a professor and Ph. D. supervisor at the University of Electronic Science and Technology of China. His main research interests include high-speed and high-precision data acquisition systems, digital storage oscilloscopes, and high-speed signal real-time processing.



叶芑, 1995 年于电子科技大学获得学士学位, 2001 年于电子科技大学获得硕士学位, 2010 年于电子科技大学获得博士学位, 现为电子科技大学教授, 主要研究方向为高速数据采集、信号处理与数字存储示波器。

E-mail: yepeng_uestc@163.com

Ye Peng received his B. Sc. degree, M. Sc. degree, and Ph. D. degree all from the University of Electronic Science and Technology of China in 1995, 2001, and 2010, respectively. He is currently a professor at the University of Electronic Science and Technology of China. His main research interests include high-speed data acquisition systems, signal processing, and digital storage oscilloscopes.